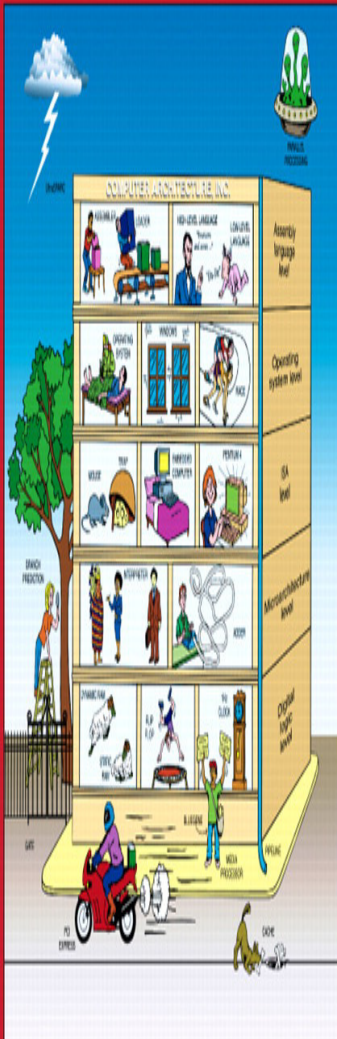


Fifth Edition
**STRUCTURED COMPUTER
ORGANIZATION**



Andrew S. Tanenbaum
DSC/CEI/UFCG

Universidade Federal de Campina Grande
Departamento de Sistemas e Computação
Curso de Bacharelado em Ciência da Computação

Organização e Arquitetura de Computadores I

Organização e Arquitetura Básicas de Computadores (Parte III - Complementar)

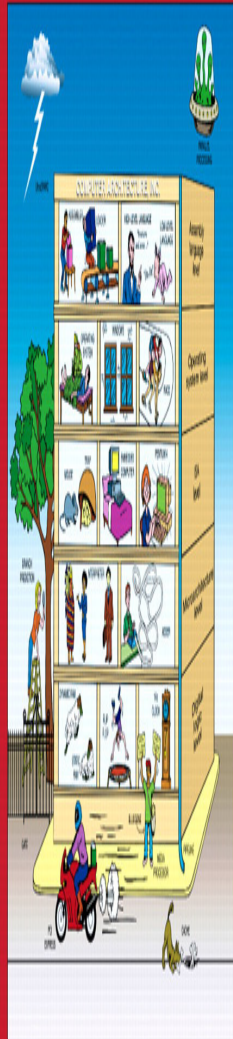
Prof^a Joseana Macêdo Fachine Régis de Araújo
joseana@computacao.ufcg.edu.br

Carga Horária: 60 horas



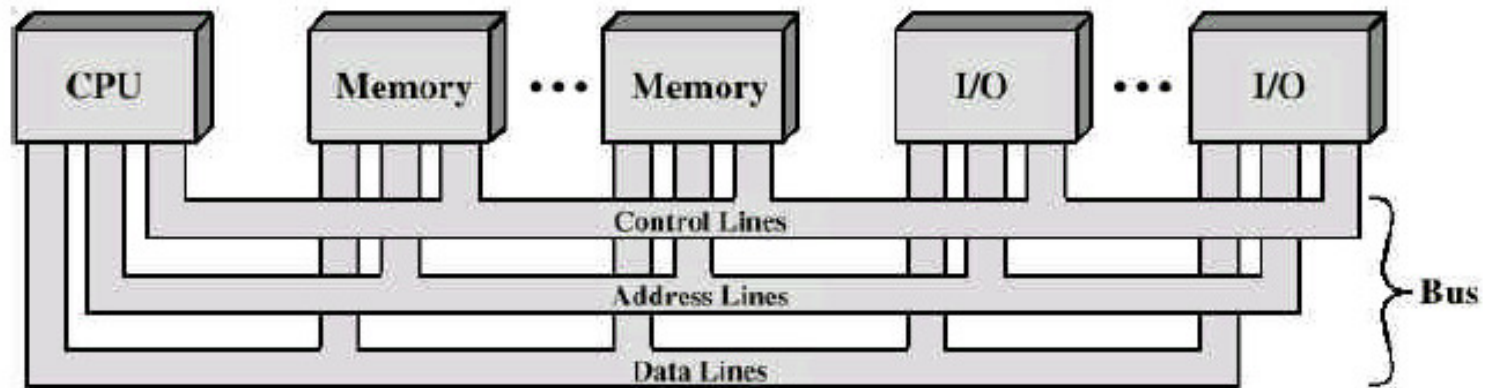
Tópicos

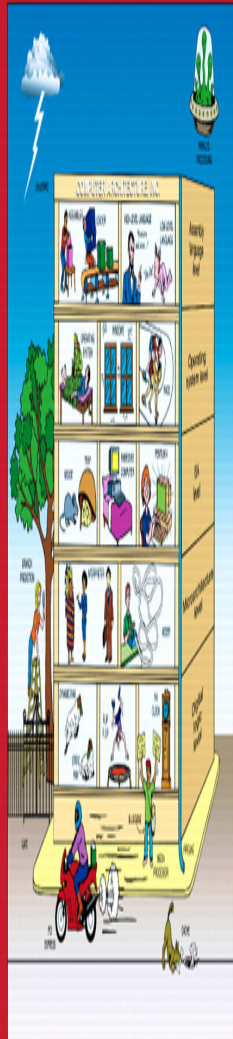
- Organização e Arquitetura Básicas de Computadores
 - Composição (Dispositivos de Entrada e Saída Interligados)



Organização Básica de Computadores

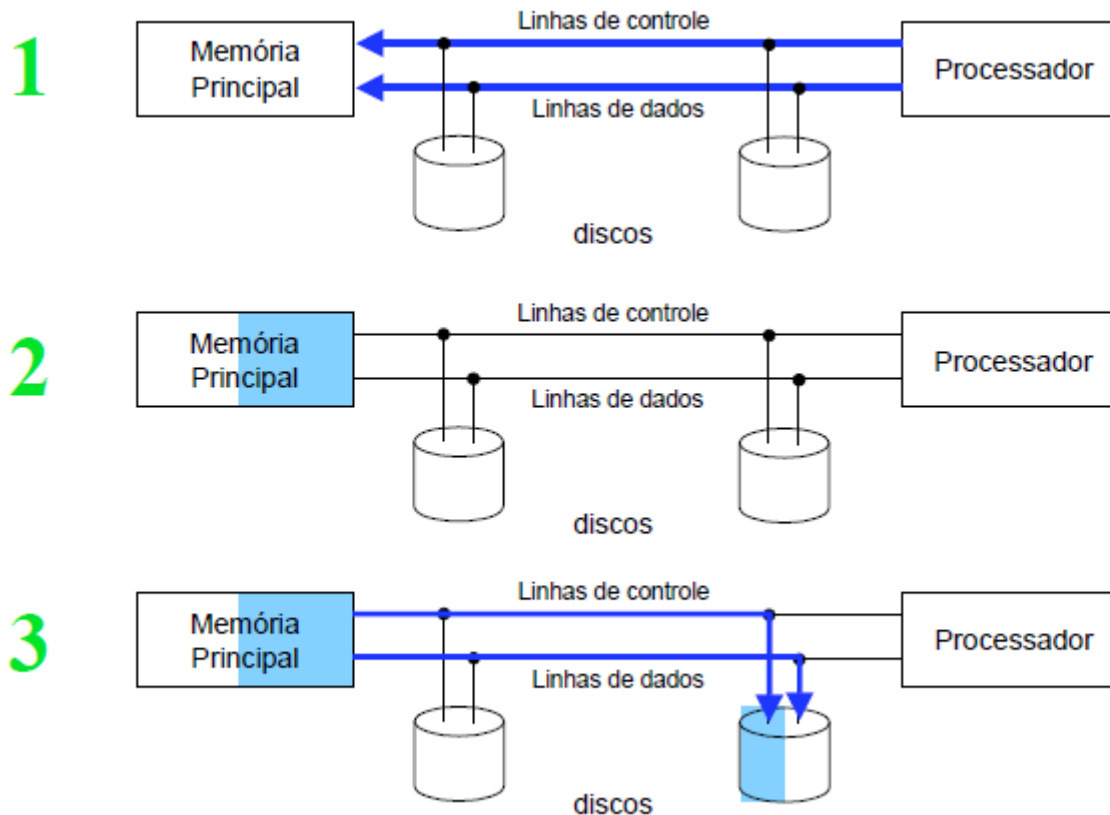
Barramentos de um Sistema





Organização Básica de Computadores

Passos de uma Operação de Saída

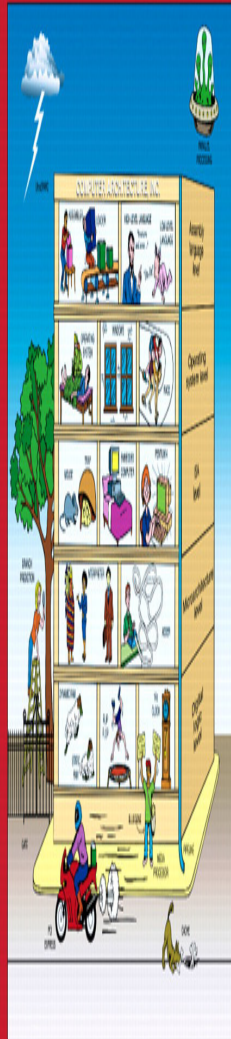


Início da leitura da memória principal:

- Linhas de dados contêm o endereço
- Linhas de controle sinalizam uma requisição de leitura

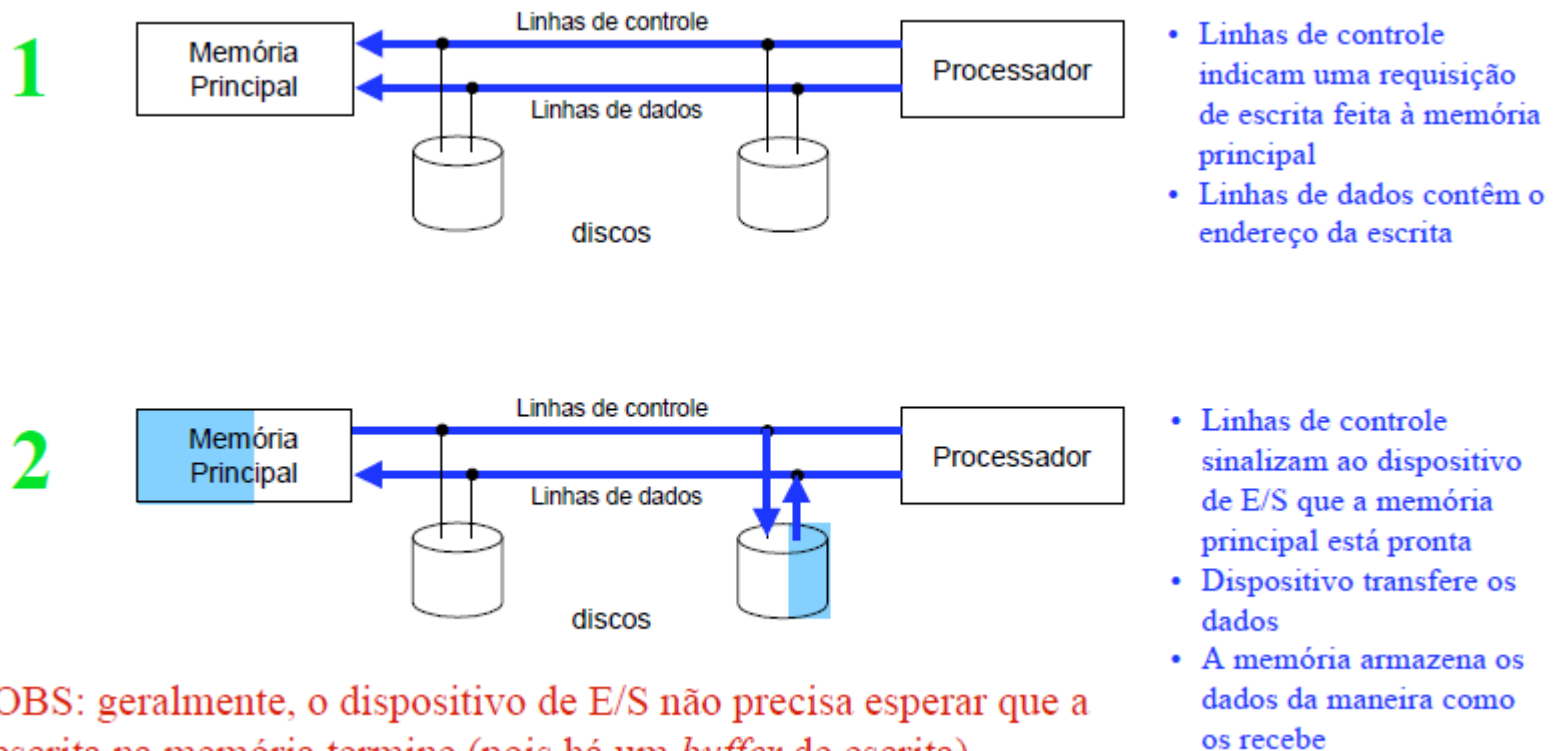
Memória principal acessa o dado

- Memória coloca o dado nas linhas de dados
- Usando as linhas de controle, a memória sinaliza ao dispositivo de E/S que o dado está disponível nas linhas de dados
- Dispositivo armazena o dado



Organização Básica de Computadores

Passos de uma Operação de Entrada



OBS: geralmente, o dispositivo de E/S não precisa esperar que a escrita na memória termine (pois há um *buffer* de escrita)



Organização Básica de Computadores

Tipos de Barramentos

1. Barramento processador-memória
2. Barramento de E/S
3. Barramento do *backplane*

□ Barramentos processador-memória:

- Curtos, extremamente velozes
- Maximizam a banda passante memória-processador
- Geralmente, são proprietários do fabricante de processador e/ou máquina



Organização Básica de Computadores

Tipos de Barramentos

□ Barramentos de E/S:

- Mais longos;
- Podem ter muitos tipos de dispositivos a eles conectados;
- Precisam atender a uma ampla faixa de bandas passantes (levando em conta dispositivos que venham a ser conectados);
- Não necessariamente têm interface direta com a memória;
- Podem usar o barramento processador-memória ou o barramento do *backplane* para se comunicar com a memória principal;
- São padronizados;
- Apresentam uma interface moderadamente simples.

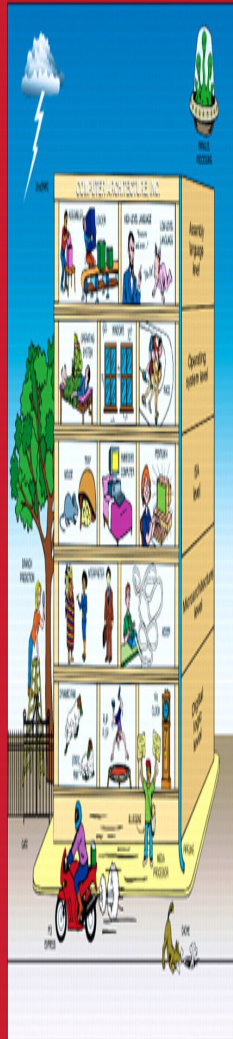


Organização Básica de Computadores

Tipos de Barramentos

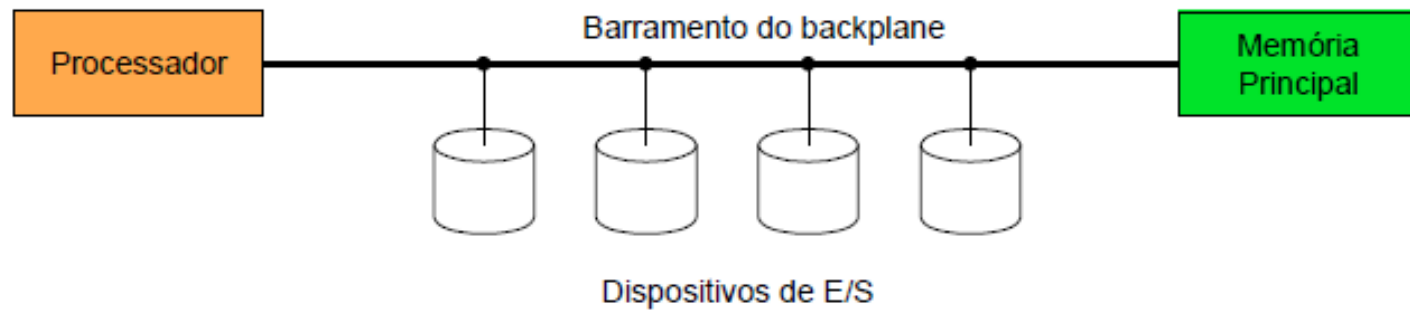
□ Barramentos do *Backplane*:

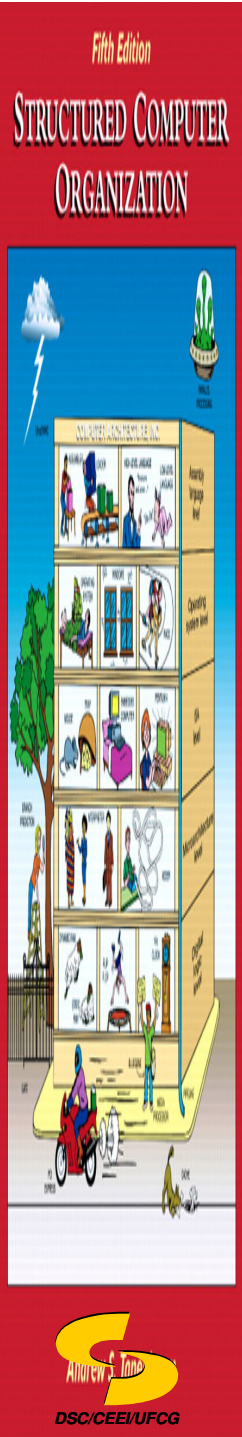
- Projetados para permitir que processador, memória e dispositivos de E/S possam coexistir em um único barramento físico;
- Balanceiam as demandas de comunicação processador-memória com as demandas de comunicação dispositivos de E/S-memória;
- Muitas vezes, são construídos diretamente no *backplane* da máquina (placa-mãe);
- São padronizados
- Necessidade de uma lógica adicional para interface barramento de *backplane*-dispositivo.



Organização Básica de Computadores

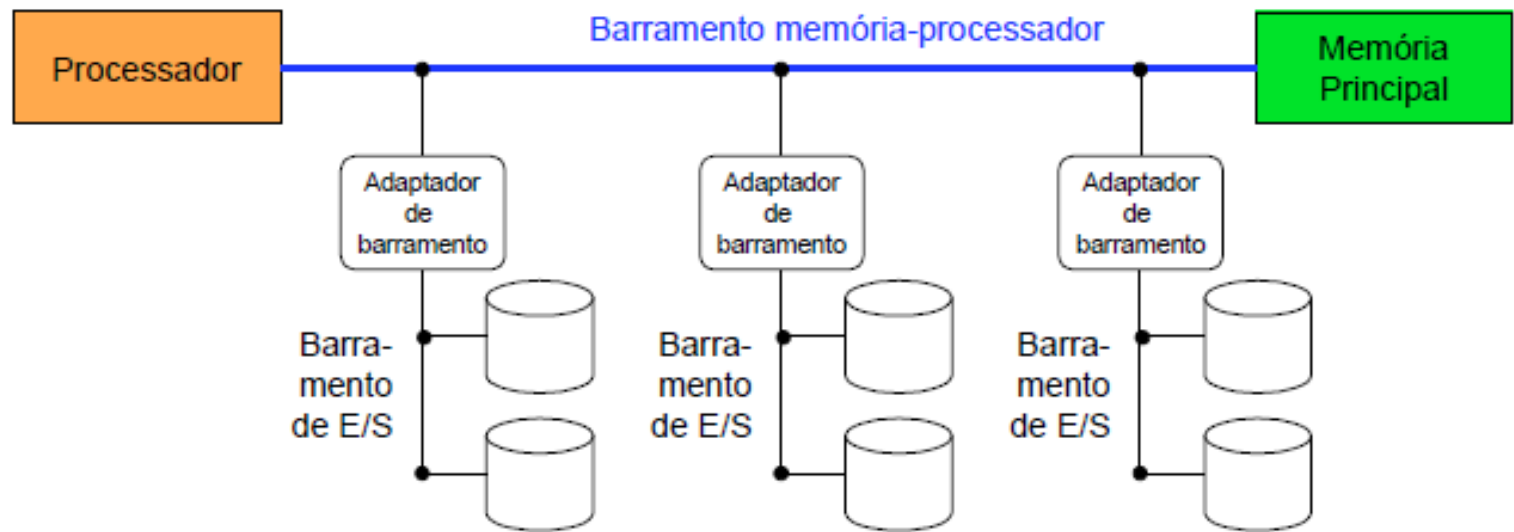
Máquinas com Barramento Único





Organização Básica de Computadores

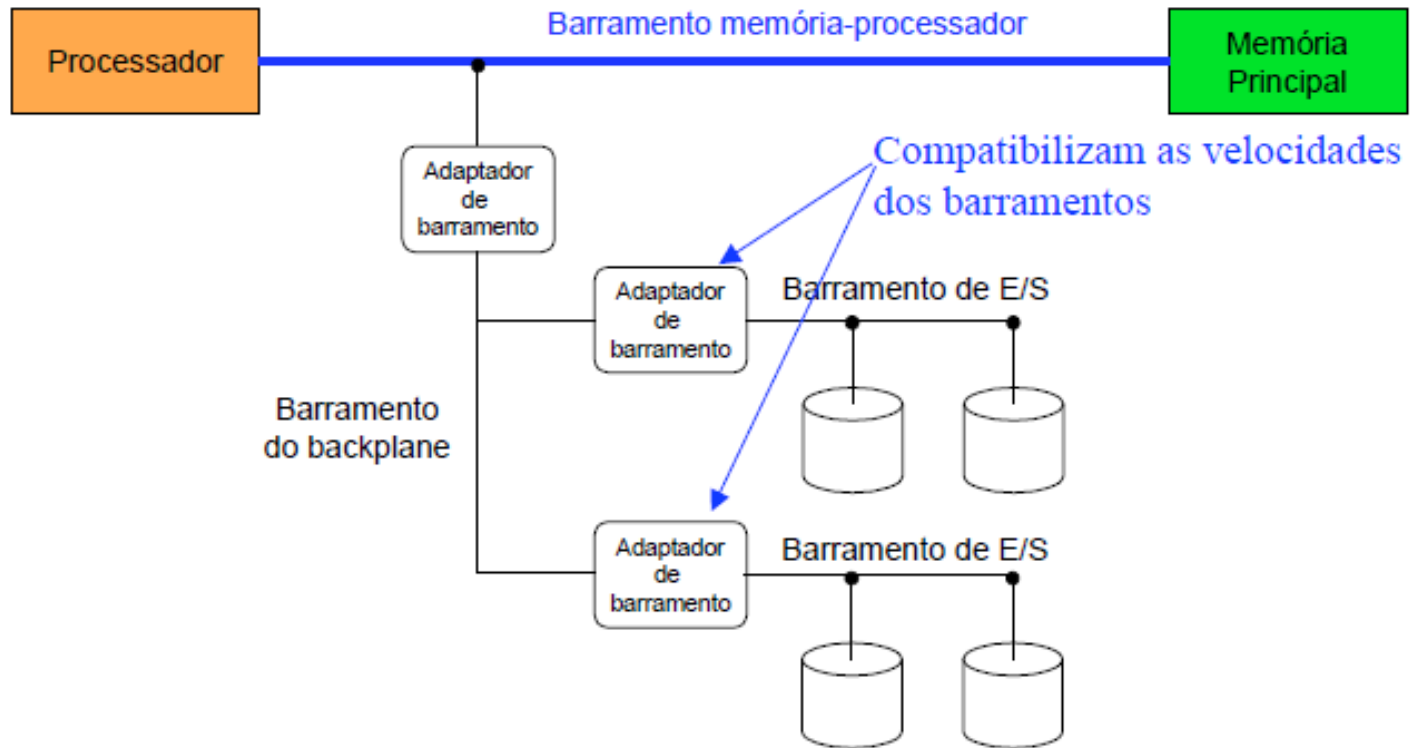
- ❑ Máquinas com Barramento Memória-Processador Separado do Barramento de E/S





Organização Básica de Computadores

□ Máquinas com Três Barramentos





Organização Básica de Computadores

Exercício: Considere os dados a seguir.

□ Barramento síncrono:

- Período do clock: 5 ns;
- Cada transmissão gasta 1 ciclo de clock;
- Tempo de acesso à memória: 20 ns.

□ Barramento assíncrono:

- 4 ns para cada passo do protocolo *handshake*.

□ Considerar dados com 32 bits em ambos casos (barramento com 32 bits)

□ Responda as questões a seguir.

- Qual o tempo total para a leitura de uma palavra?
- Qual a banda passante máxima?



Organização Básica de Computadores

Barramento Síncrono

Resposta:

- largura do barramento = 4 bytes
 - envio do endereço para a memória: 5 ns
 - leitura da memória: 20 ns
 - envio do dado para o dispositivo: 5 ns
- Tempo total para a leitura de uma palavra:
 $5 \text{ ns} + 20 \text{ ns} + 5 \text{ ns} = 30 \text{ ns}$
- Banda passante máxima:
 $4 \text{ bytes} / 30 \text{ ns} = 133 \text{ MB/s}$



Organização Básica de Computadores

Barramento Assíncrono

Resposta:

- largura do barramento = 4 bytes
- cada passo: 4 ns
- passo da memória: 20 ns

- Tempo total para a leitura de uma palavra:

- Passo 1: 4 ns
- Passos 2,3,4: máximo ($3 \times 4 \text{ ns}$, 20 ns) = 20 ns
- Passos 5,6,7: $3 \times 4 \text{ ns} = 12 \text{ ns}$
- $4 \text{ ns} + 20 \text{ ns} + 12 \text{ ns} = 36 \text{ ns}$

- Banda passante máxima:

- $4 \text{ bytes} / 36 \text{ ns} = 111 \text{ MB/s}$

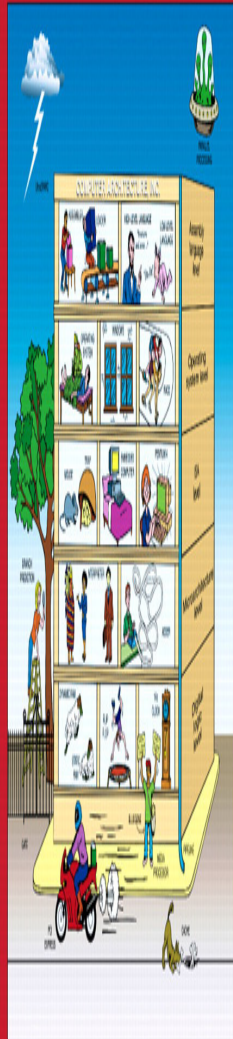


Organização Básica de Computadores

O Papel do Sistema Operacional

- ❑ Tipos de comunicação do SO com os dispositivos de E/S:
 - **Polling**: envio de comandos para os dispositivos de E/S
 - **Interrupção**: o dispositivo deve poder avisar ao SO o término de uma operação (ou erro)
 - **Acesso direto à memória (DMA)**: dados devem ser transferidos entre a memória e os dispositivos de E/S de maneira rápida

Uma controladora que lê ou escreve dados da/na memória, sem que seja necessária a intervenção do processador, executa Acesso Direto à Memória (**DMA**).

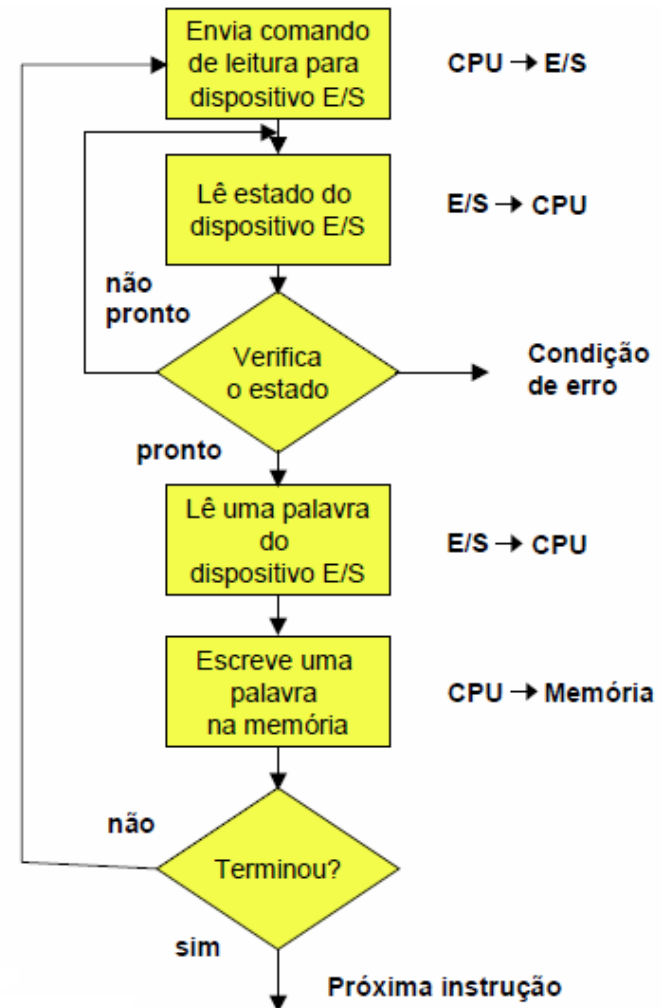


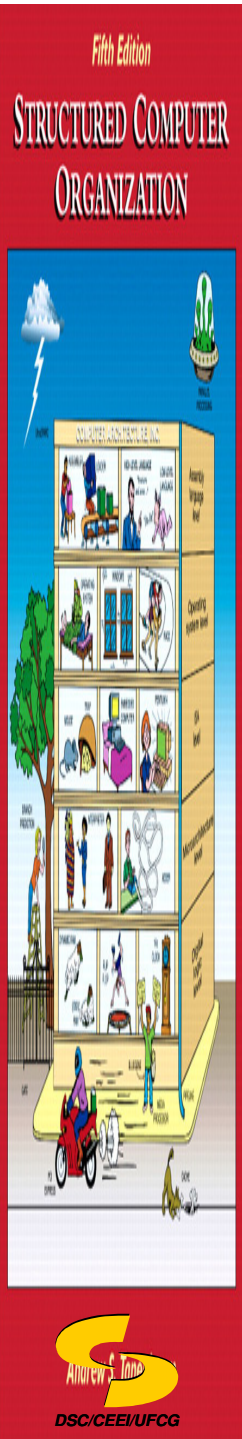
Organização Básica de Computadores

Transferência com Polling

Processador + rápido que dispositivos de E/S

- Processador gasta uma grande quantidade do tempo



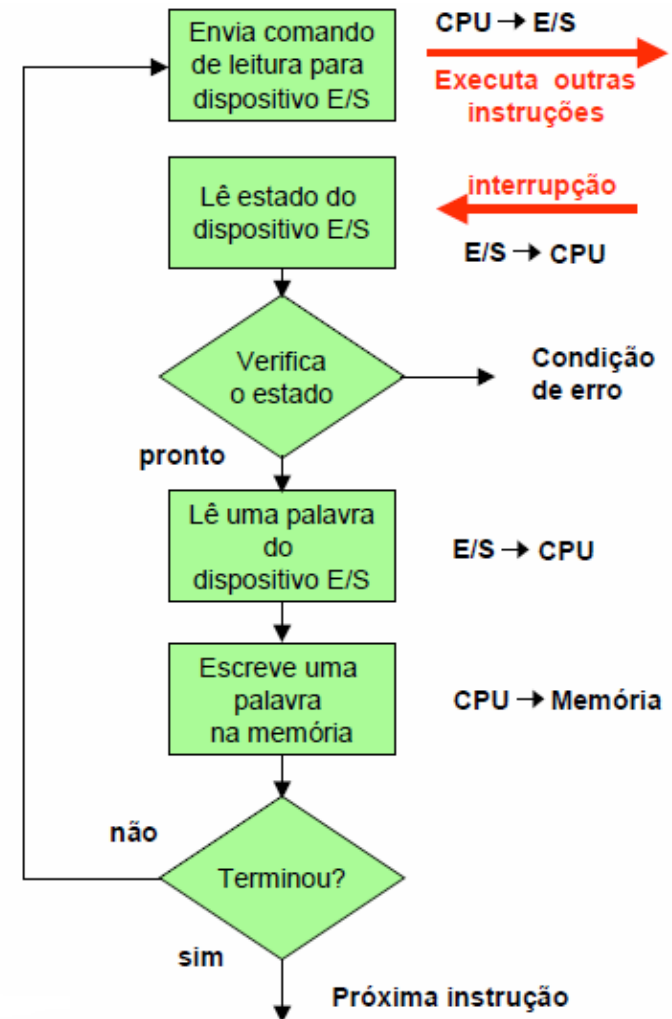


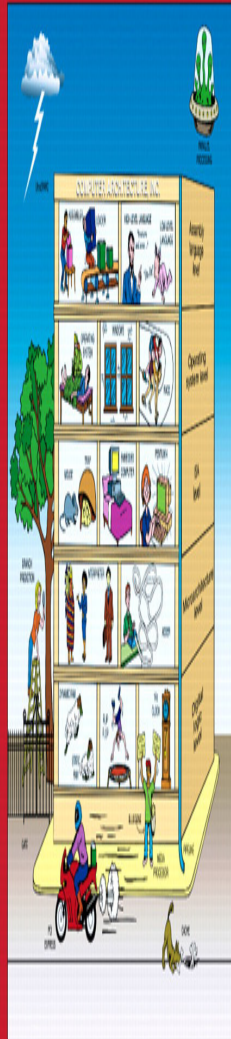
Organização Básica de Computadores

Transferência por Interrupção

Do lado do processador:

1. Envia um comando **READ**
2. Prossegue a execução de outras instruções
3. No final de cada ciclo, verifica se existe alguma instrução pendente
4. Ao detectar uma interrupção, salva o contexto e processa a interrupção (lendo a palavra e armazenando-a na memória)



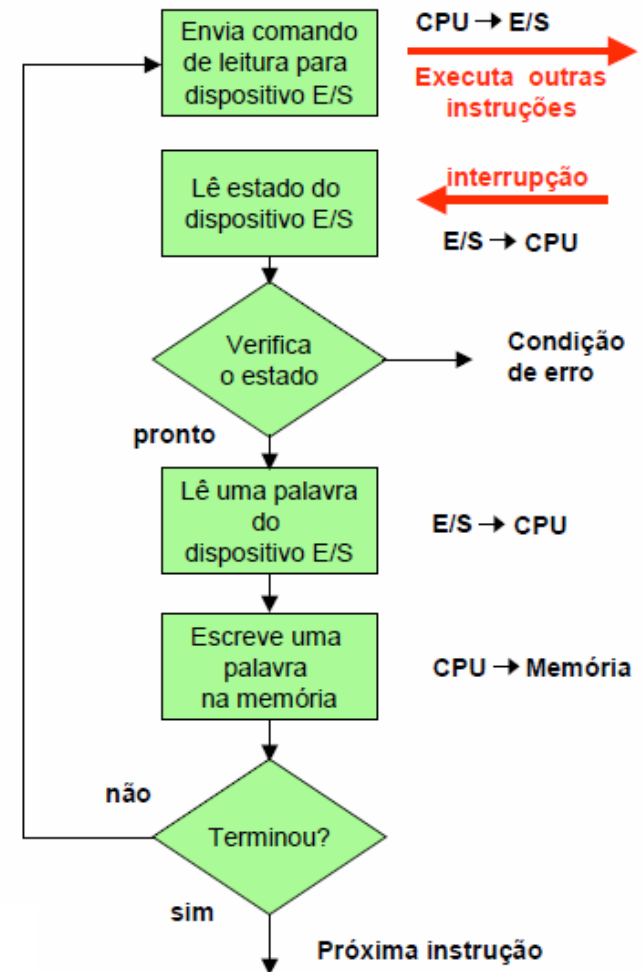


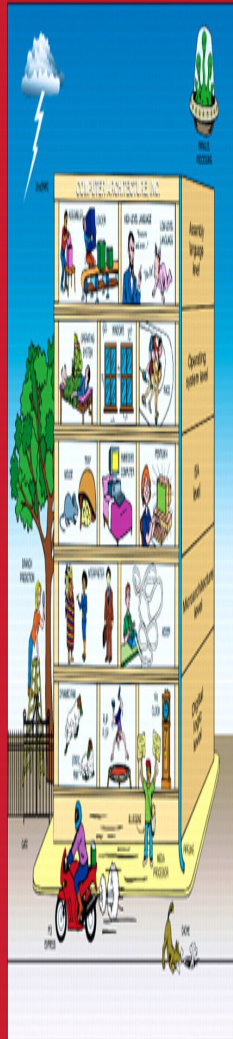
Organização Básica de Computadores

Transferência por Interrupção

Do lado do dispositivo de E/S:

1. Recebe comando **READ**
2. Lê o dado requerido do periférico
3. Quando o dado estiver em seu registrador de dados, interrompe o processador

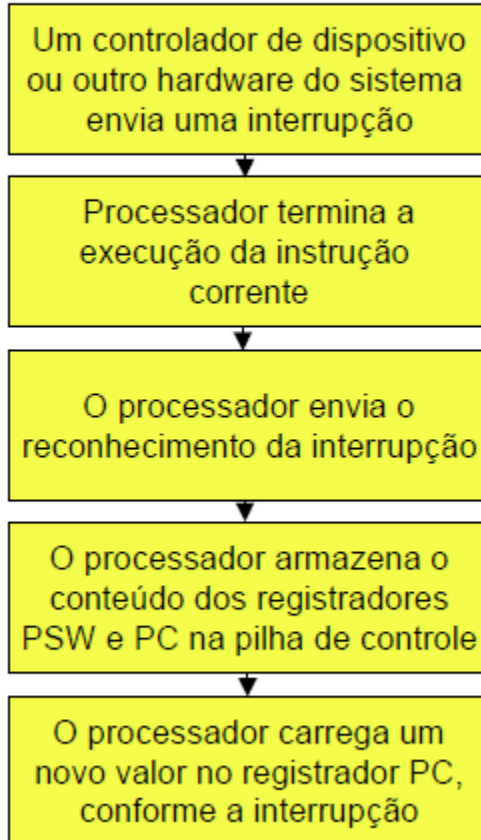




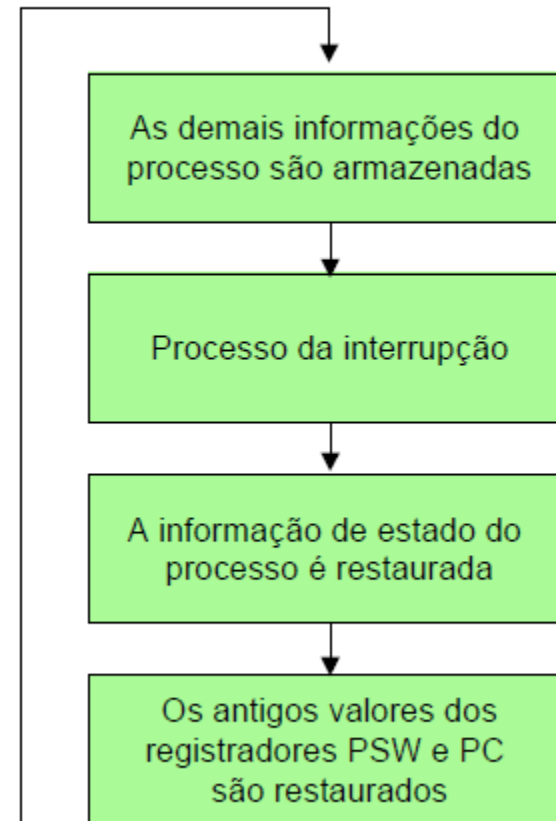
Organização Básica de Computadores

Processamento de uma Interrupção

HW



SW



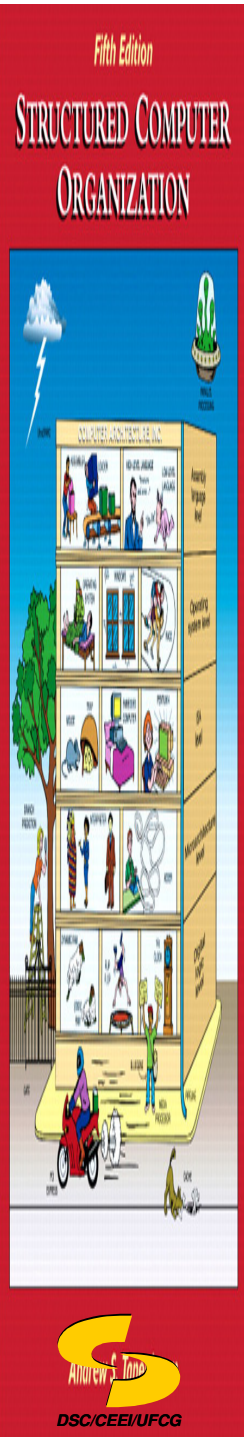


Organização Básica de Computadores

Transferência por Interrupção

- ❑ E se houver mais de uma interrupção a ser atendida?
 - Usar interrupções com prioridades.
 - E para interrupções de mesma prioridade?
 - Fazer polling entre elas...

- ❑ Transferências por polling e por interrupção
 - **O processador controla totalmente a transferência;**
 - Os dados passam por dentro do processador (usando seus registradores!).



Organização Básica de Computadores

Acesso Direto à Memória (*DMA*)

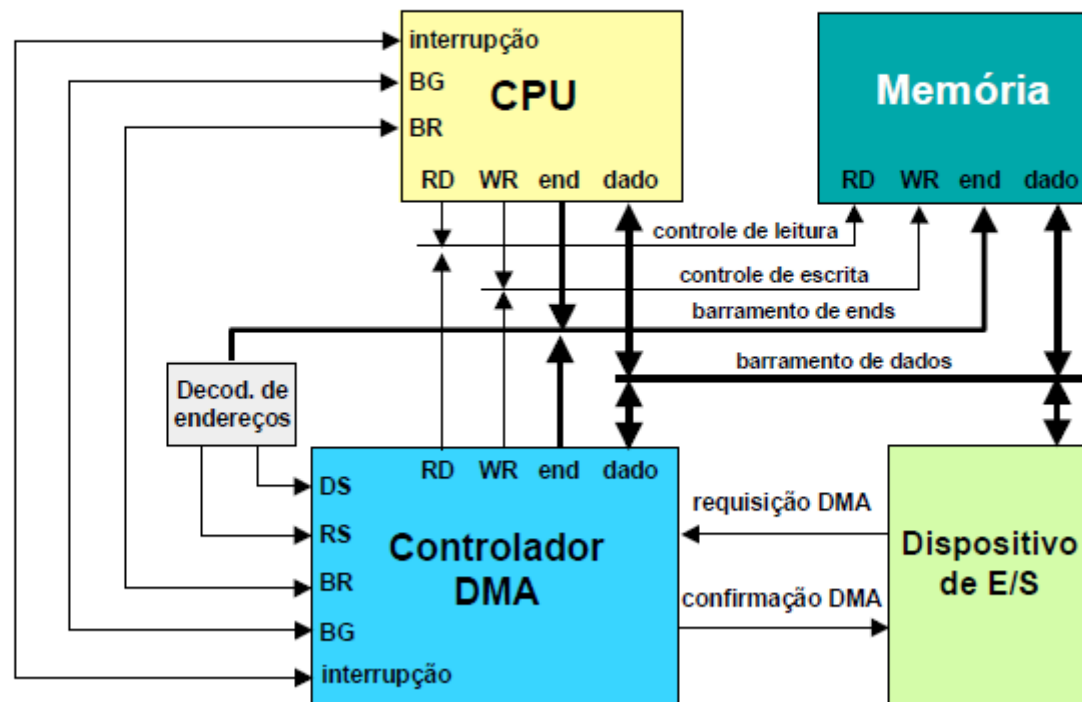
- ❑ A técnica de DMA libera o processador de acompanhar todos os passos de uma transferência
- ❑ Exige um recurso de hardware especial, o controlador de DMA (DMAC).
- ❑ Quando termina a transferência dos dados, a controladora força uma **interrupção**, fazendo com que o processador suspenda a execução do programa corrente, para começar a rodar um procedimento especial – **rotina de tratamento da interrupção**.
- ❑ Quando a rotina de tratamento da interrupção terminar sua execução, o processador retorna a execução do programa interrompido quando da ocorrência da interrupção.



Organização Básica de Computadores

Acesso Direto à Memória (*DMA*)

O controlador de DMA no sistema





Organização Básica de Computadores

Exemplo:

