

**Universidade Federal de Campina Grande  
Centro de Engenharia Elétrica e Informática  
Unidade Acadêmica de Sistemas e Computação  
Curso de Bacharelado em Ciência da Computação**

# **Organização e Arquitetura de Computadores**

**(Memória - Parte I - Complementar)**

**Profa. Joseana Macêdo Fechine Régis de Araújo**  
[joseana@computacao.ufcg.edu.br](mailto:joseana@computacao.ufcg.edu.br)

**Carga Horária: 60 horas**



# Tópicos

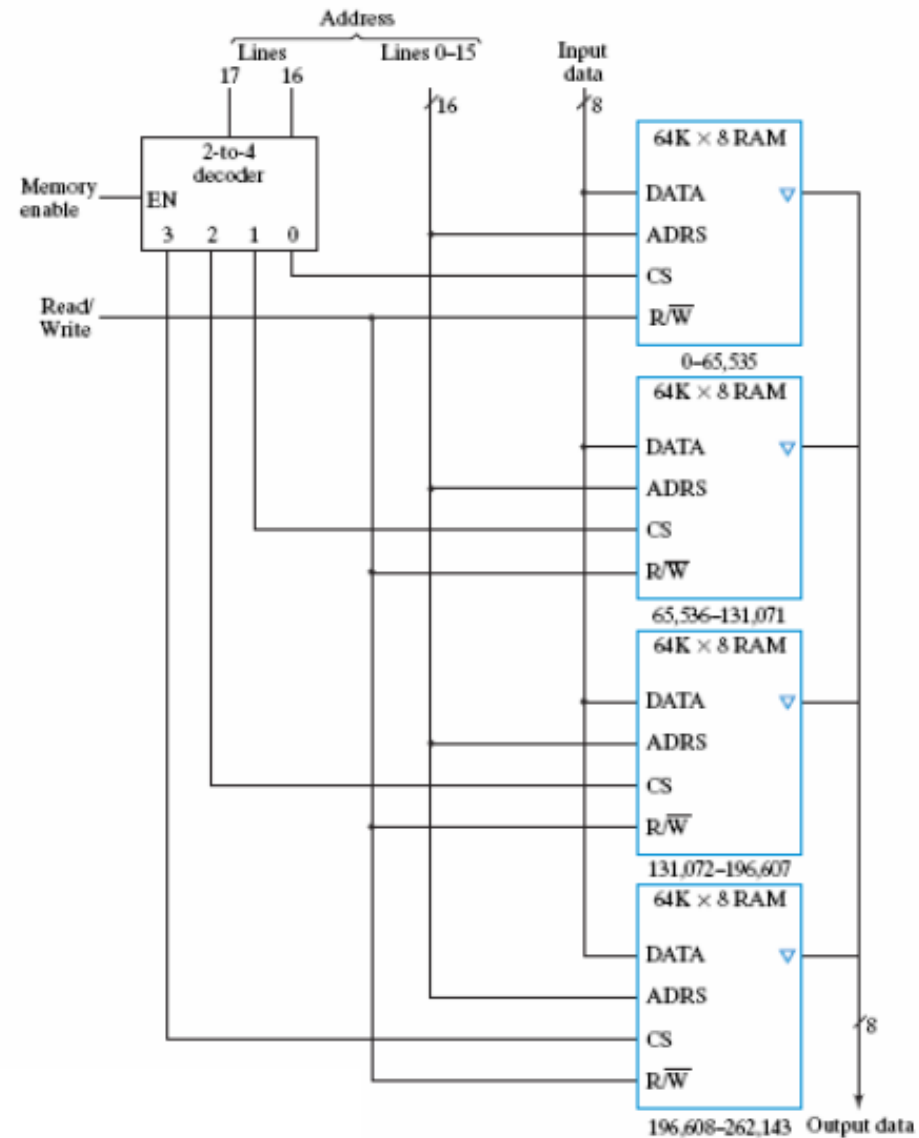
**Organização Básica de Computadores**  
Composição (memória)

# Memória - Composição



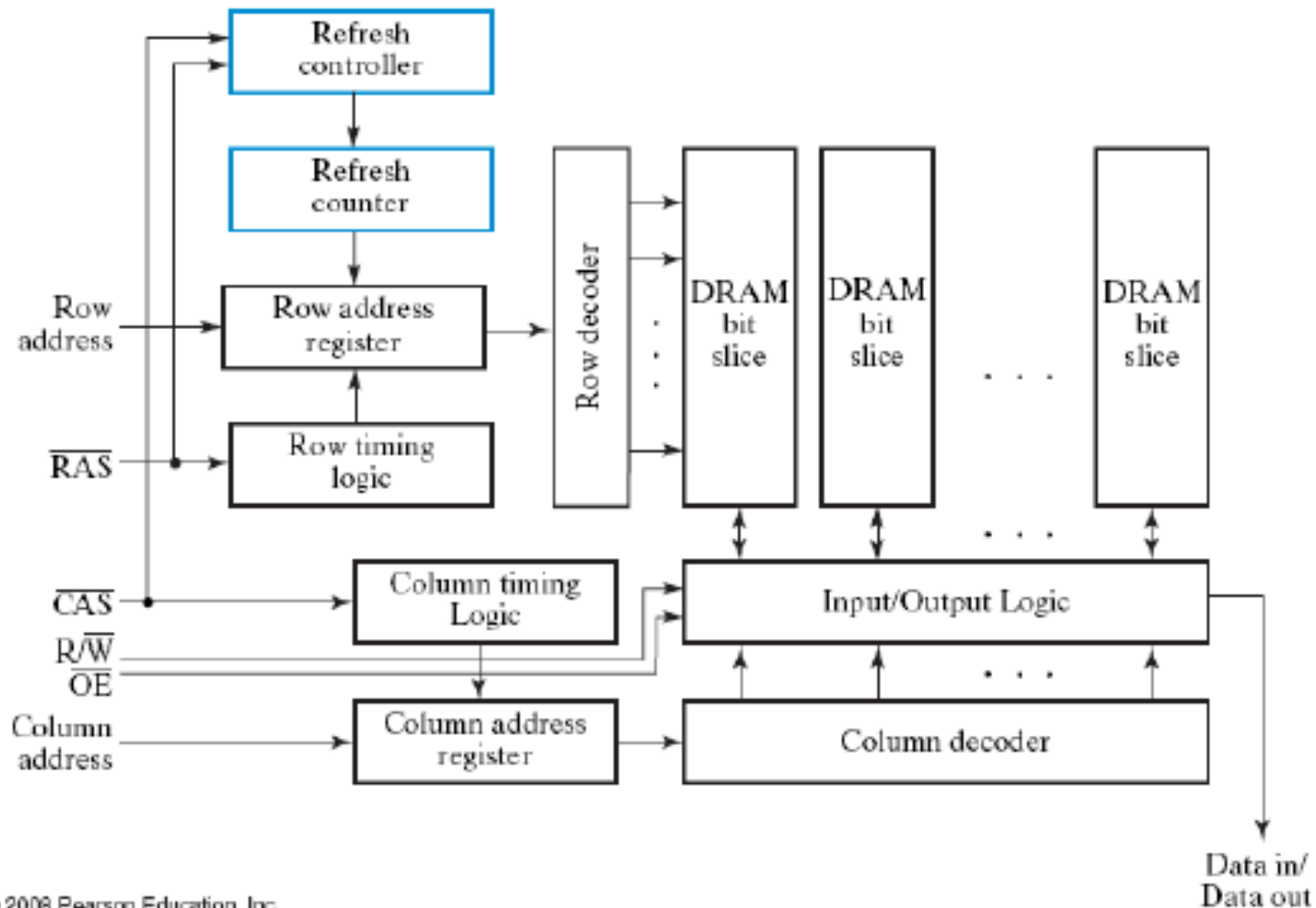
# Memória - Composição

Diagrama de uma  
RAM de 256K x 8



# Memória - Composição

## Diagrama em blocos de uma DRAM.



© 2008 Pearson Education, Inc.

# Memória - Composição

■ TABLE 8-2  
DRAM Types

Type	Abbreviation	Description
Fast Page Mode DRAM	FPM DRAM	Takes advantage of the fact that, when a row is accessed, all of the row values are available to be read out. By changing the column address, data from different addresses can be read out without reapplying the row address and waiting for the delay associated with reading out the row cells to pass if the row portion of the addresses match.
Extended Data Output DRAM	EDO DRAM	Extends the length of time that the DRAM holds the data values on its output, permitting the CPU to perform other tasks during the access since it knows the data will still be available.
Synchronous DRAM	SDRAM	Operates with a clock rather than being asynchronous. This permits a tighter interaction between memory and CPU, since the CPU knows exactly when the data will be available. SDRAM also takes advantage of the row value availability and divides memory into distinct banks, permitting overlapped accesses.
Double Data Rate Synchronous DRAM	DDR SDRAM	The same as SDRAM except that data output is provided on both the negative and the positive clock edges.
Rambus DRAM	RDRAM	A proprietary technology that provides very high memory access rates using a relatively narrow bus.
Error-Correcting Code	ECC	May be applied to most of the DRAM types above to correct single bit data errors and often detect double errors.

# Memória - Composição

Note, as well as the different number of pins, the different spacing of the slots in the connector-edge



30 pin SIMM



72 pin SIMM



MicroDIMM  
(rare)



184 pin RAMBus RDRAM RIMM



100 pin DIMM  
printer RAM



72 pin SODIMM  
(rare)



144 pin SDRAM  
SODIMM



200 pin DDR  
SODIMM



200 pin DDR-2  
SODIMM



168 pin SDRAM DIMM



184 pin DDR DIMM



240 pin DDR-2 DIMM

# Memória - Composição

## Memória Cache – Definições

- ❑ **Taxa de acertos ou razão de acertos** (*hit ratio*) = fração dos acessos à memória encontrados no nível superior (com frequência, é usada como medida de desempenho do sistema de memória).
- ❑ **Taxa de faltas** (= 1- taxa de acertos) = fração de acessos à memória não encontrados no nível superior.



# Memória - Composição

## Memória Cache – Definições

- ❑ **Tempo de acerto** (*hit time*) = tempo necessário para acessar o nível superior da hierarquia, que inclui o tempo necessário para determinar se a tentativa de acesso à informação vai gerar um acerto ou uma falta.
- ❑ **Penalidade por falta** (*fault penalty*) é o tempo necessário para substituir um dos blocos do nível superior pelo bloco do nível inferior que contém a informação desejada, mais o tempo para enviar a informação ao processador.

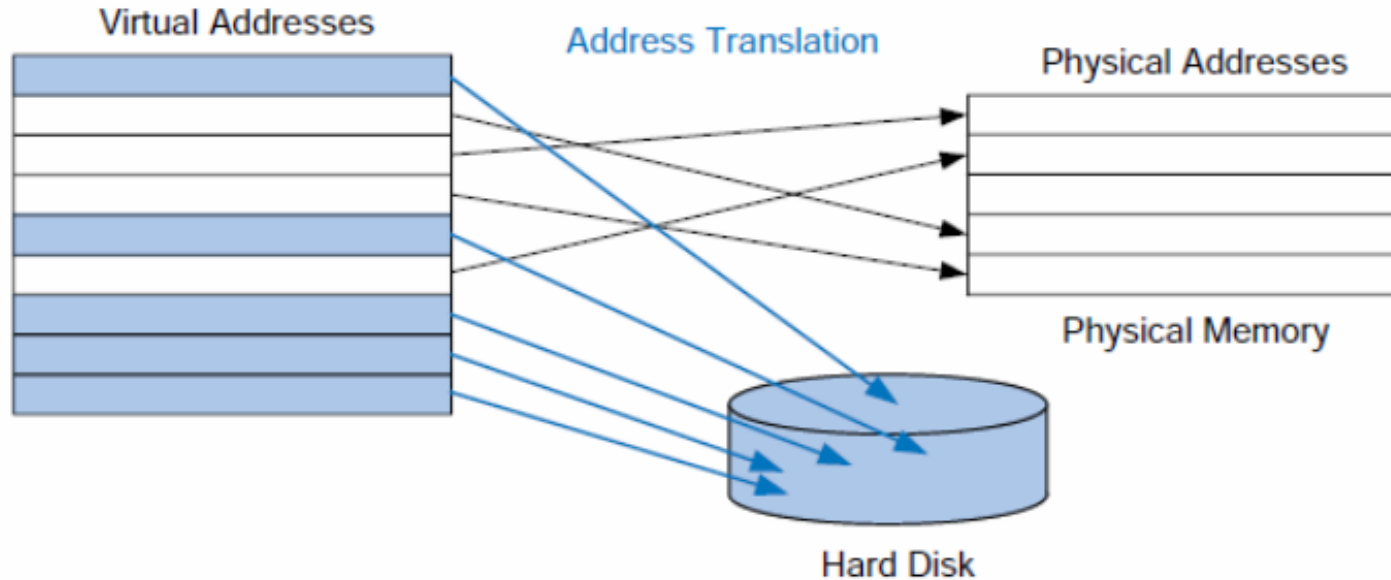
# Memória - Composição

## Operação de Leitura da Cache

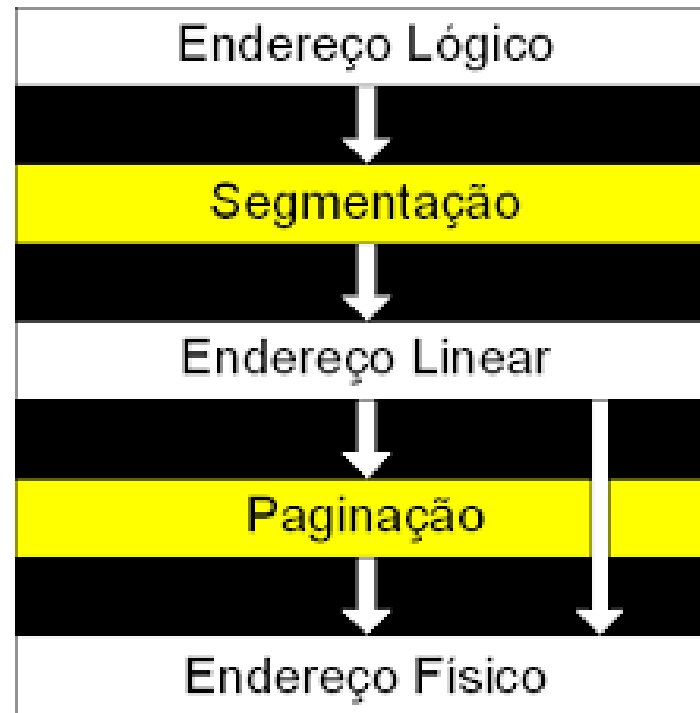


# Memória Virtual

## Memória Virtual

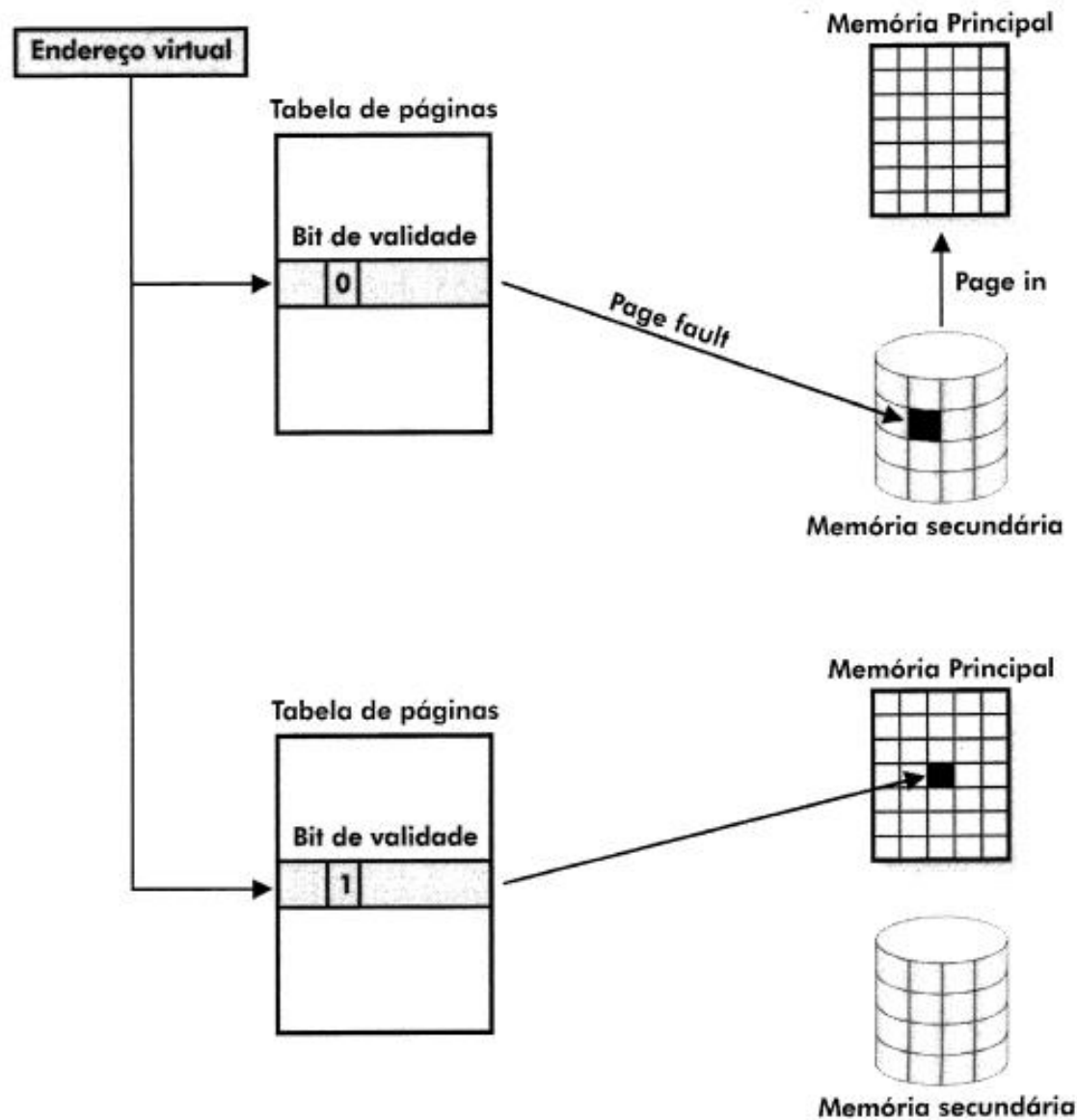


# Memória Virtual



# Memória Virtual

## Paginação



# Memória Virtual

## Segmentação

