

**Universidade Federal de Campina Grande  
Centro de Engenharia Elétrica e Informática  
Unidade Acadêmica de Sistemas e Computação  
Curso de Bacharelado em Ciência da Computação**

# **Organização e Arquitetura de Computadores**

## **(Microarquitetura - Parte II)**

**Profa. Joseana Macêdo Fechine Régis de Araújo**  
[joseana@computacao.ufcg.edu.br](mailto:joseana@computacao.ufcg.edu.br)

**Carga Horária: 60 horas**



# Tópicos

- **Organização e Arquitetura Básicas de Computadores**
  - Microarquitetura (forma como está implementada a arquitetura em hardware).

# Nível da Microarquitetura

Application Software	programs
Operating Systems	device drivers
Architecture	instructions registers
Micro-architecture	datapaths controllers
Logic	adders memories
Digital Circuits	AND gates NOT gates
Analog Circuits	amplifiers filters
Devices	transistors diodes
Physics	electrons

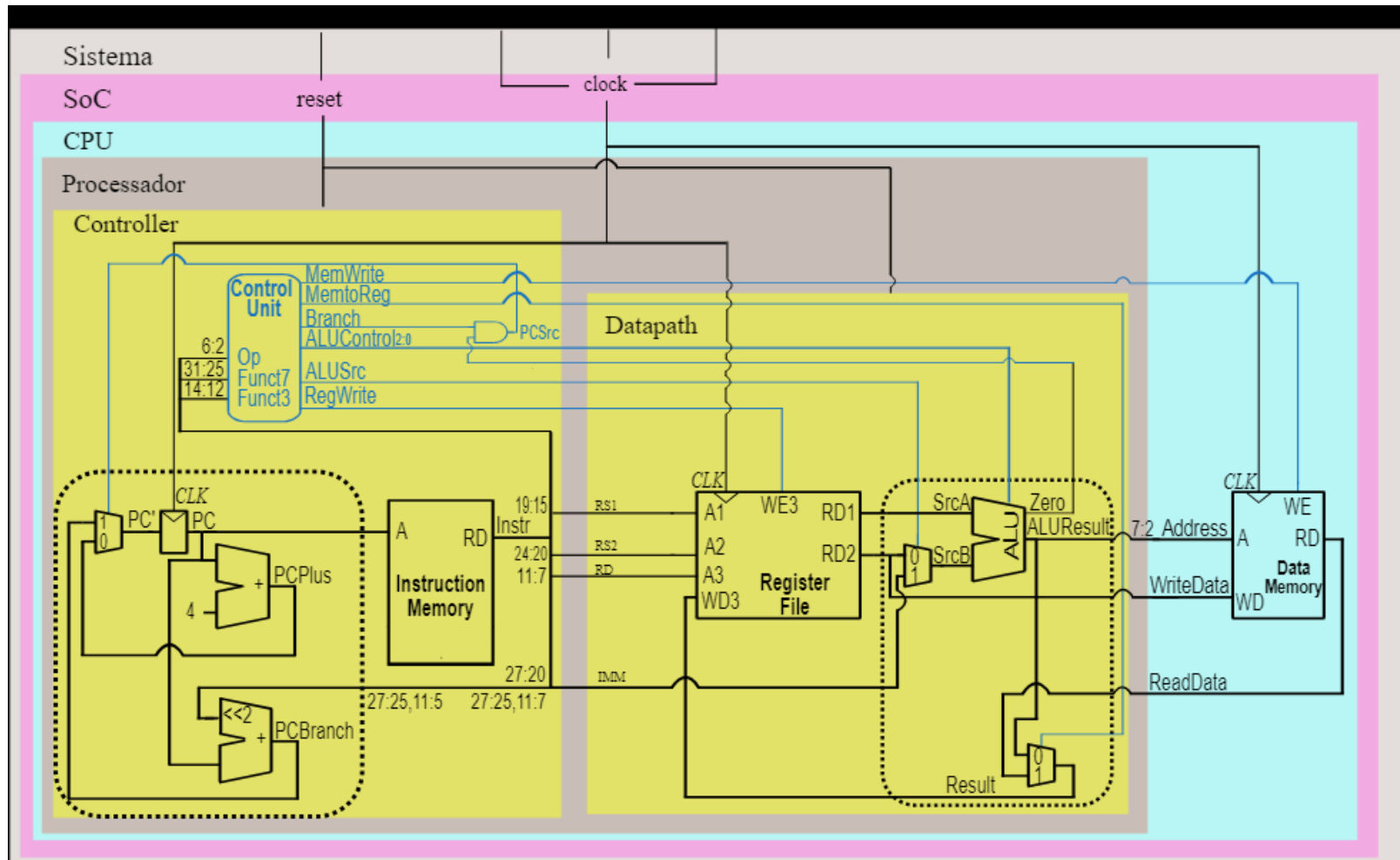
# Nível da Microarquitetura - RISCV

**Múltiplas implementações para uma mesma arquitetura:**

- ***Single-cycle***
  - Cada instrução é executada em um único ciclo.
- ***Multicycle***
  - A execução de cada instrução é dividida em uma série de passos menores.
- ***Pipelined***
  - A execução de cada instrução é dividida em uma série de passos menores
  - Múltiplas instruções (parte de) executando ao mesmo tempo.

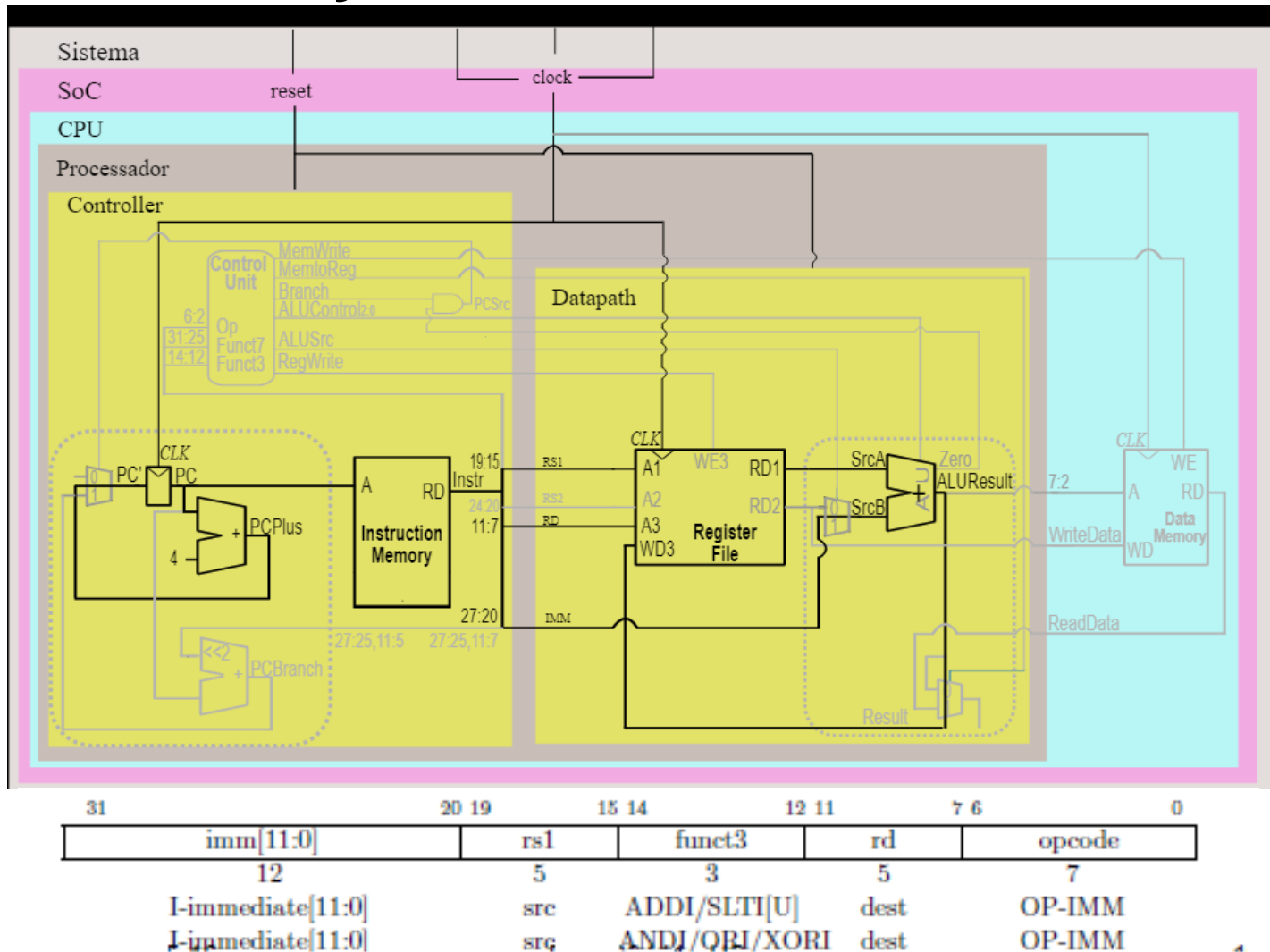
# Nível da Microarquitetura - RISCv

## Datapath



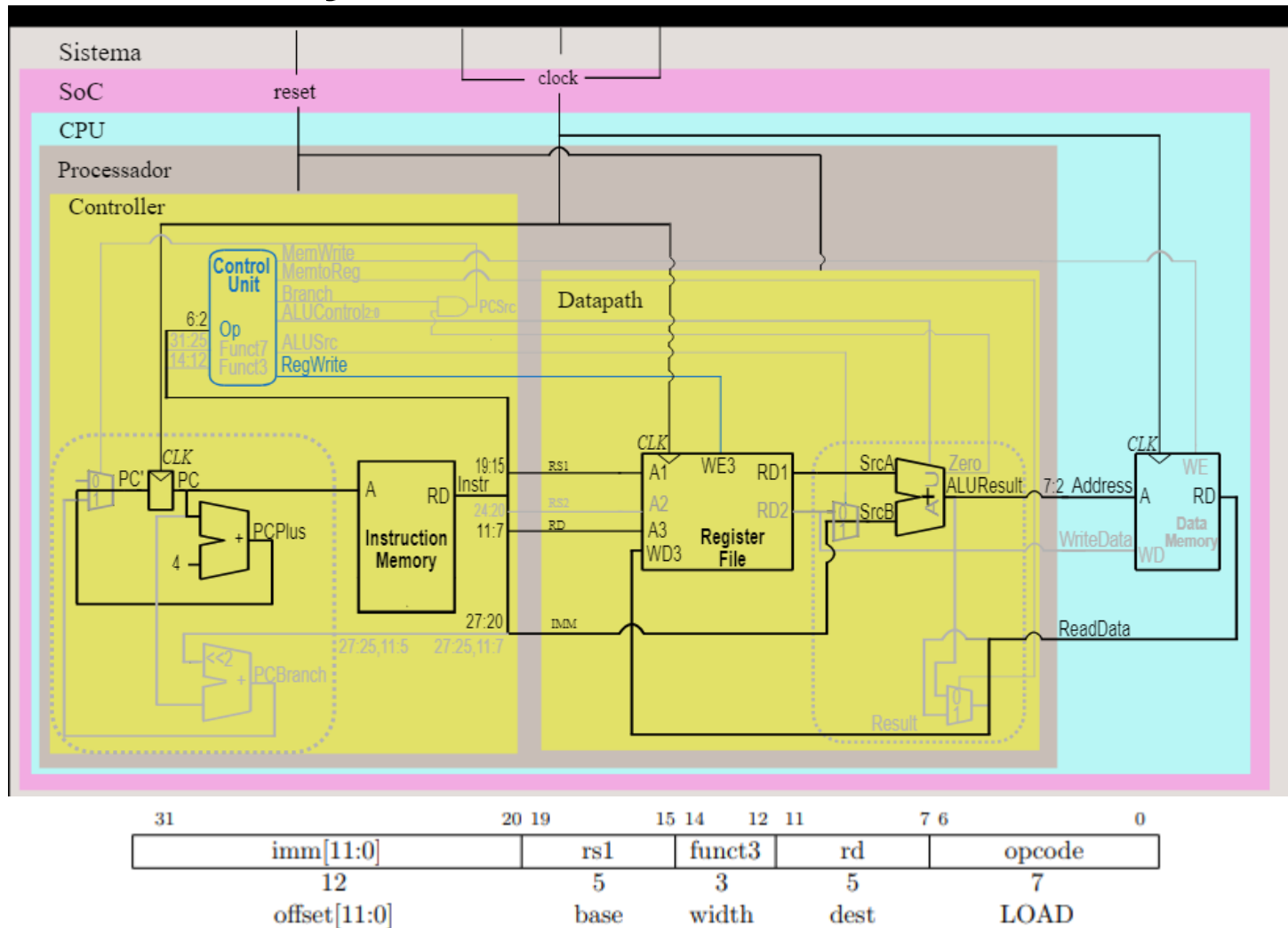
# Nível da Microarquitetura - RISCv

## Datapath: Instrução **addi**



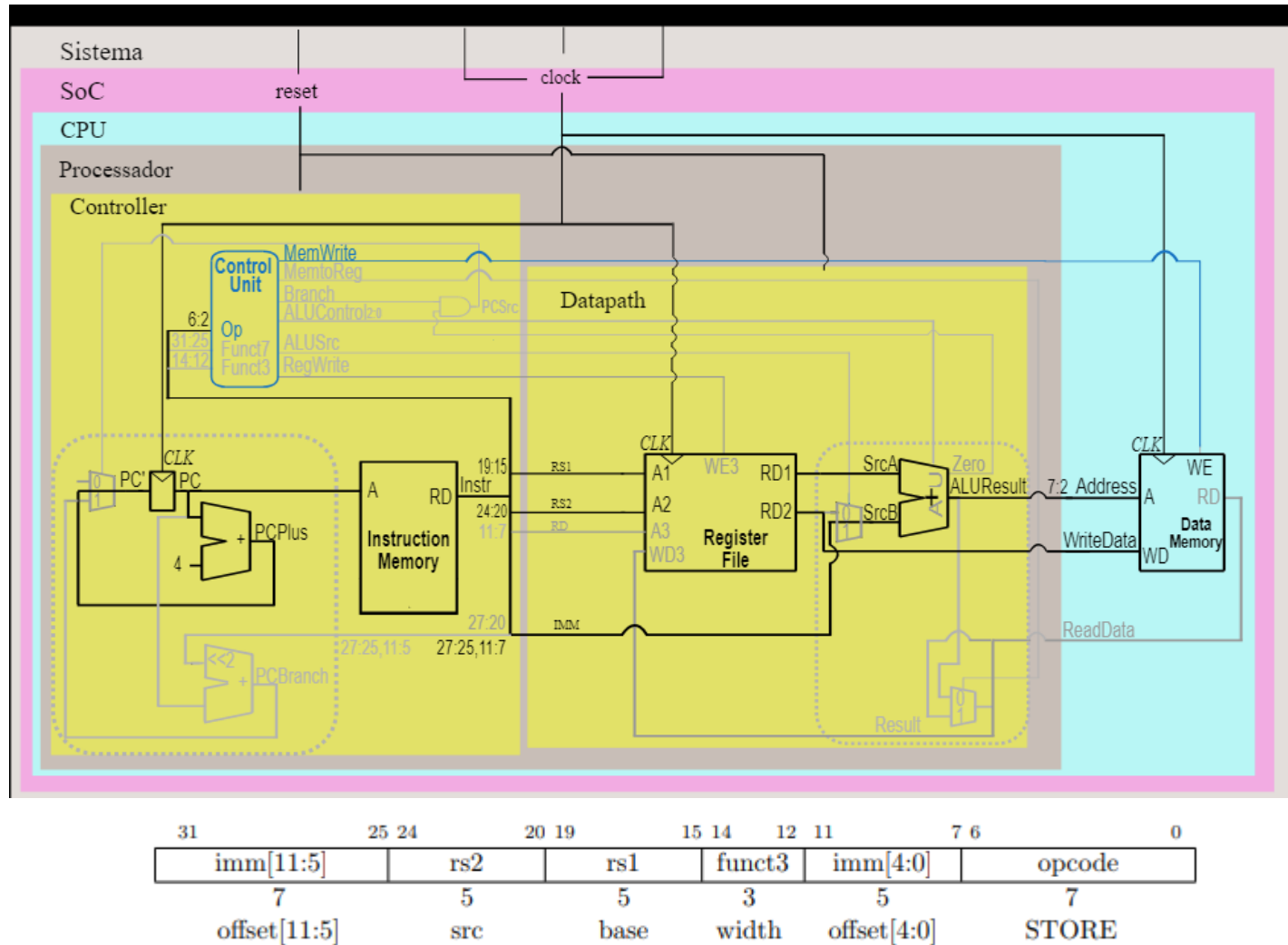
# Nível da Microarquitetura - RISCv

## Datapath: Instrução lw



# Nível da Microarquitetura - RISC-V

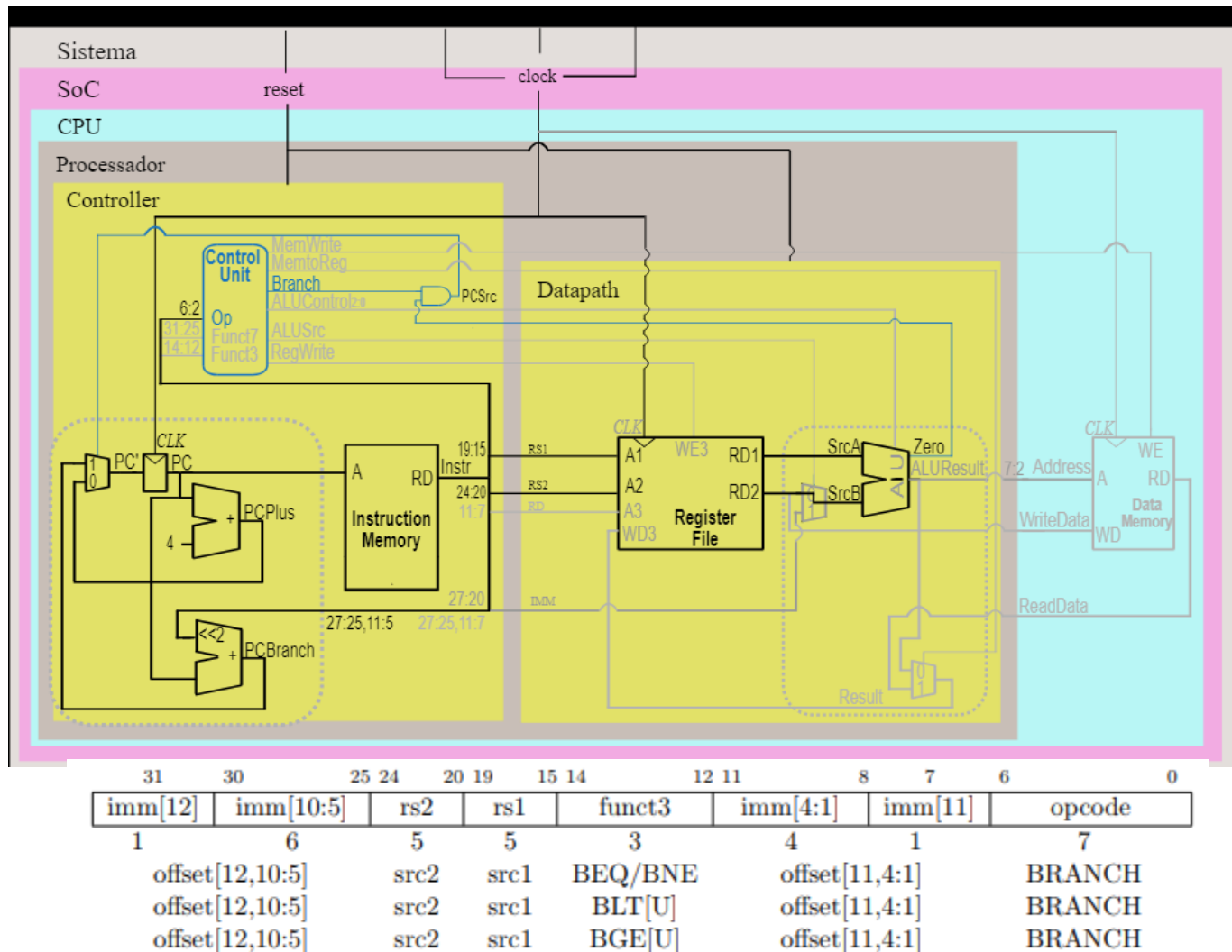
## Datapath: Instrução **sw**





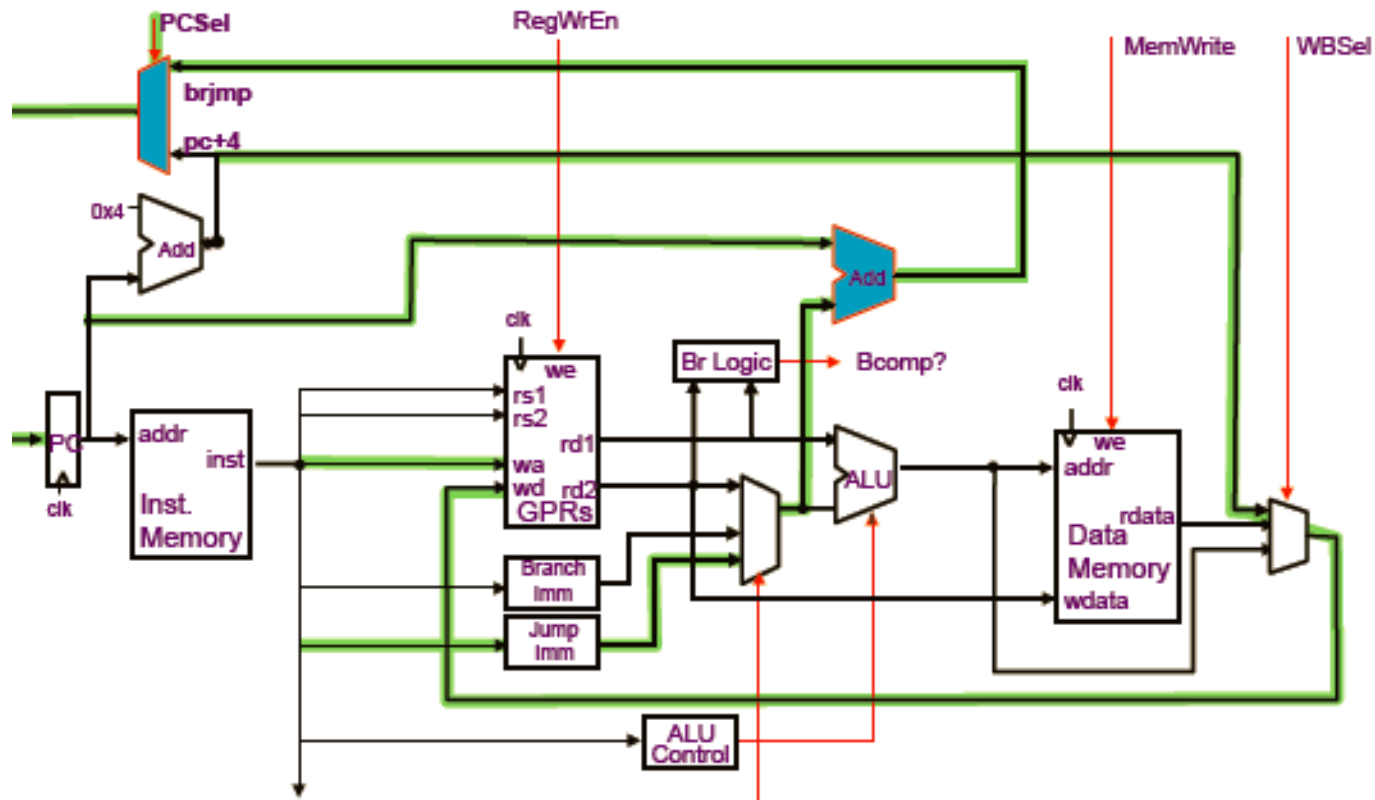
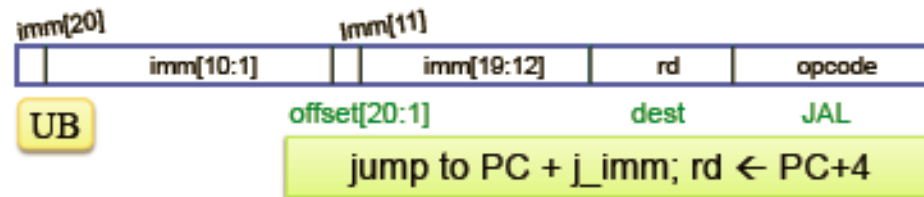
# Nível da Microarquitetura - RISCv

## Datapath: Instrução **beq**



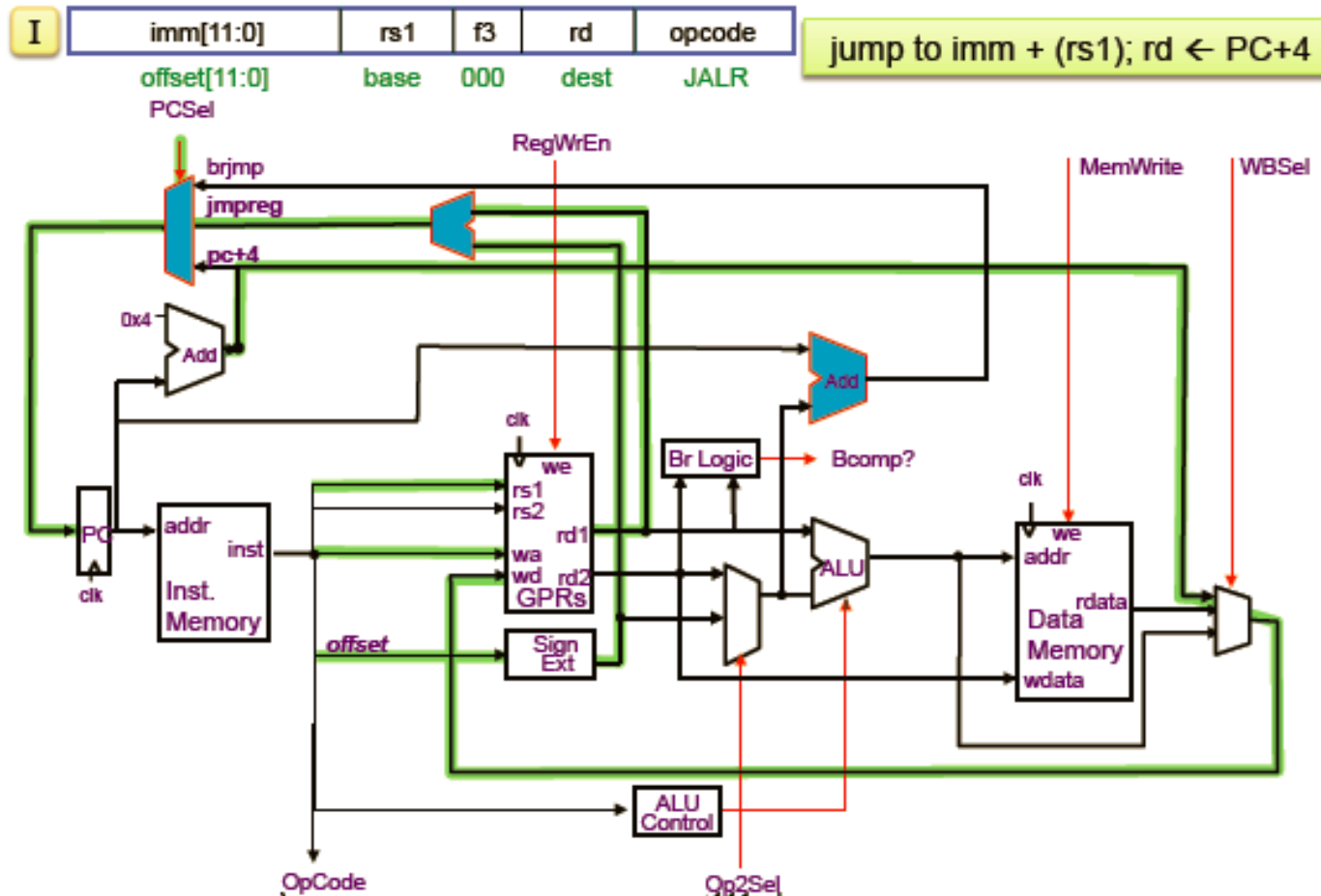
# Nível da Microarquitetura - RISC-V

## Datapath: Instrução JAL



# Nível da Microarquitetura - RISC-V

## Datapath: Instrução JALR



# Nível da Microarquitetura

## *Tempo de Execução de Instrução (Single-cycle)*

- O período do clock deve ter duração suficiente para concluir os seguintes passos:
  1. *Instruction Fetch*
  2. *Decode and Register Fetch*
  3. *ALU operation*
  4. *Data fetch if required*
  5. *Register write-back setup time*

$$t_C > t_{IFetch} + t_{RFetch} + t_{ALU} + t_{DMem} + t_{RWB}$$