

 <p>Departamento de Sistemas e Computação</p>	<p>Universidade Federal de Campina Grande Departamento de Sistemas e Computação Disciplina: <i>Organização e Arquitetura de Computadores I</i> Prof. <i>Joseana Macêdo Fechine Régis de Araújo</i></p> <p style="text-align: center;"><b>1º Exercício de Avaliação – Parte Prática</b> <b>Máquina de Estados Finitos</b></p>	
<p><b>Matrícula</b></p>	<p><b>Nome(s):</b></p>	<p><b>Nota</b></p>

**Obs.:** Esta atividade deverá ser realizada por uma equipe de dois alunos.

### LABORATÓRIO – Máquina de Estados Finitos

Os circuitos a seguir serão implementados utilizando o **CircuitMaker**.

1. Implementar o circuito em que a saída S será igual a 1 quando a entrada do circuito for também igual a 1, durante três ou mais ciclos de relógio.

ciclos de rel.	1	2	3	4	5	6	7	8	9	10	11	12	13	14
Entrada =	0	1	1	0	1	1	1	0	1	1	1	1	1	
Saída =	0	0	0	0	0	0	0	1	0	0	0	1	1	1

2. Implementar o circuito em que a saída S será igual a 1 quando a entrada do circuito for também igual a 1, durante apenas três ciclos de relógio.
3. Os carros contemporâneos possuem um dispositivo de segurança que identifica o código presente na chave utilizada para ligá-los. Caso o código da chave não seja o mesmo que está codificado no computador de bordo, o carro não liga. Isso é feito, grosso modo, com um chip na chave que responde ao computador de bordo, informando o seu código, quando solicitado. Este chip é, na verdade, um circuito sequencial. Projete este circuito sequencial, considerando uma chave codificada com o código de 4 bits “1101”. O circuito sequencial possui um sinal de entrada a e um sinal de saída r. O sinal a vale “1” quando o código está sendo requisitado pelo computador de bordo do carro. Quando isto ocorrer, o circuito sequencial envia o código (“1101”, no caso) pela saída r de maneira serial (i.e., um bit por clock/estado), começando pelo bit menos significativo (LSB).

**SUCESSO!**